

Zynq UltraScale+™ MPSoC : Conception Matérielle et Logicielle

2 jours - 14 heures

OBJECTIFS

- Ce cours fournit aux développeurs de logiciels un catalogue d'options d'implémentation du système d'exploitation, y compris des hyperviseurs, diverses implémentations Linux, le démarrage et la configuration d'un système et la gestion de l'alimentation pour la famille Zynq® UltraScale+™ MPSoC.
- Après avoir terminé cette formation, vous aurez les compétences nécessaires pour:
 - Énumérer les éléments clés de l'unité de traitement d'application (APU) et de l'unité de traitement en temps réel (RPU)
 - Énumérer les différents domaines de puissance et comment ils sont contrôlés
 - Décrire la connectivité entre le système de traitement (PS) et la logique programmable (PL)
 - Utiliser QEMU pour émuler le comportement du matériel
 - Distinguer les environnements multiprocesseurs asymétriques (AMP) et les environnements multiprocesseurs symétriques (SMP)
 - Identifier les situations où la technologie ARM® TrustZone et / ou un hyperviseur doivent être utilisés
 - Utiliser efficacement les stratégies de gestion de l'énergie et tirer parti des capacités de l'unité de gestion de la plate-forme (PMU)
 - Définir les séquences de démarrage adaptées aux besoins du système
 - Définir l'implémentation sous-jacente de l'unité de traitement d'application (APU) et de l'unité de traitement en temps réel (RPU) pour tirer le meilleur parti de leurs capacités

FORMATIONS CONNEXES

- L'essentiel de la conception embarquée pour les composants Xilinx Zynq™-7000 et Zynq MPSoC
- Zynq UltraScale+™ MPSoC : Architecture Système

PRÉREQUIS

- Compréhension générale des systèmes d'exploitation embarqués et en temps réel
- Connaissance des questions liées à la mise en œuvre d'un système embarqué complexe

PARTENAIRES



CONFIGURATIONS

- Configuration logicielle :
 - Vitis unified software platform 2020.2
- Configuration matérielle :
 - Ordinateur récent (i5 ou i7)
 - OS Linux 64-bits
 - Minimum 16Go de mémoire vive
 - Résolution d'affichage recommandée 1920x1080

CHAPITRES

JOUR 1

- Unité de traitement de l'application Zynq UltraScale + MPSoC {Lecture, lab}
- Unité de traitement en temps réel Zynq UltraScale + MPSoC {Lecture, lab}
- QEMU {Lecture, Lab}
- Zynq UltraScale + MPSoC HW-SW Virtualization {Lecture, Lab}
- Zynq UltraScale + MPSoC Booting {Lecture, Lab}
- Zynq UltraScale + Protection du système MPSoC {Lecture}
- Zynq UltraScale + MPSoC Horloges et réinitialisations {Lecture}

- Zynq UltraScale + MPSoC PMU {Lecture, lab}

JOUR 2

- ARM TrustZone Technology {Lecture}
- Architecture du logiciel MultiProcessor {Lecture}
- Xen Hypervisor {Lecture, Lab} (paires avec OpenAMP, mais pas SMP)
- OpenAMP {Lecture, Lab} (paires avec le Xen Hypervisor, mais pas SMP)
- Linux {Lecture}
- Yocto {Lecture, Lab}
- Bibliothèque Open Source (Linux) {Lecture, lab}
- FreeRTOS {Lecture, Lab}
- Zynq UltraScale + MPSoC Software Stack {Lecture}

MOYENS PÉDAGOGIQUES

- Formation Inter-entreprise :
 - Formation en ligne
 - Présentation par Webex
 - Fourniture de matériel de cours en format PDF

ENCADREMENT

- Formateur agréé XILINX : Ingénieur Electronique et Télécommunication ENSIL
 - Expert FPGA XILINX – Langage VHDL/Verilog – Design RTL
 - Expert SoC & MPSoC XILINX – Langage C/C++ – Design Systèmes
 - Expert DSP & RFSoc XILINX – HLS - Matlab - Design DSP RF
 - Expert ACAP XILINX – Engins AI – Architecte Système Hétérogènes

MODALITÉS DE SUIVI ET APPRÉCIATION DES RÉSULTATS

- Fiches de présence émargées
- Questionnaire d'appréciation
- Fiche d'évaluation portant sur :
 - Questionnaire technique

- Résultat des Travaux pratiques
- Validation des Objectifs
- Remise d'une attestation avec évaluation des acquis

PUBLICS CONCERNÉS

- Techniciens et Ingénieurs en électronique numérique

CONTACT

Administratif : +33 (0)6 30 94 50 17

Formateur : +33 (0)6 74 52 37 89

info@mvd-training.com