

# Zynq™ All Programmable SoC : Architecture Système, Conception Matérielle et Logicielle (3 en 1)

4 jours - 28 heures

## OBJECTIFS

- Après avoir terminé cette formation complète, vous aurez les compétences nécessaires pour:
  - Décrire l'architecture et les composants qui composent le système de traitement Zynq All Programmable SoC (PS)
  - Relier un objectif de conception de l'utilisateur à la fonction, au bénéfice et à l'utilisation du Zynq All Programmable SoC
  - Sélectionner et définir efficacement une interface entre le Zynq PS et la logique programmable (PL) qui répond aux objectifs du projet
  - Analyser les compromis et les avantages de l'exécution d'une fonction en logiciel contre PL
  - Décrire les différents outils qui englobent un design intégré Xilinx
  - Construire rapidement un système embarqué contenant un processeur MicroBlaze ou Cortex-A9 à l'aide de l'Intégrateur Vivado IP et Assistant Personnalisation
  - Créer et intégrer un composant de système de traitement basé sur IP dans Vivado Design Suite
  - Concevoir et ajouter un périphérique personnalisé basé sur l'interface AXI au système de traitement incorporé
  - Mettre en place un environnement de conception de logiciel efficace pour un système intégré Xilinx à l'aide des outils Xilinx SDK
  - Écrire une application utilisateur de base (sous autonome ou Linux) à l'aide du Kit de développement logiciel (SDK) Xilinx et l'exécuter sur une plate-forme système intégrée
  - Utiliser les outils de débogage Xilinx pour résoudre les applications utilisateur
  - Appliquer des techniques logicielles pour améliorer l'opérabilité
  - Maintenir et mettre à jour les projets logiciels avec la modification du matériel

## FORMATIONS CONNEXES

- Zynq™ All Programmable SoC : Architecture Système
- Zynq™ All Programmable SoC : Conception Matérielle de Systèmes Embarqués
- Zynq™ All Programmable SoC : Conception Logicielle de Systèmes Embarqués
- Zynq™ All Programmable SoC : Conception Matérielle Avancée de Systèmes Embarqués
- Zynq™ All Programmable SoC : Conception Logicielle avancée de Systèmes Embarqués

## PRÉREQUIS

- Expérience en conception d'architecture de systèmes numériques
- Compréhension de base des architectures microprocesseur et FPGA
- Compréhension de base de la programmation en C
- Connaissances de base de la modélisation HDL

## PARTENAIRES



## CONFIGURATIONS

- Configuration logicielle :
  - Xilinx Vivado™ Design ou System Edition 2017.3
- Configuration matérielle :
  - Ordinateur récent (i5 ou i7)
  - Windows 7 64b
  - Minimum 8Go de mémoire vive
  - Résolution d'affichage minimum 1024x768, recommandée 1920x1080

## CHAPITRES

### 1ER JOUR

- Vue d'ensemble du développement de matériel intégré
- Méthode de conception UltraFast intégrée
- Présentation de l'architecture Zynq AP
- A l'intérieur de l'APU (Application Processor Unit) {Lab}
- Périphériques d'entrée/sortie du processeur
- Introduction à l'AXI
- Interfaces AXI PS/PL {Lab}
- AXI: Connexion d'AXI IP
- Utilisation de l'Assistant Créer et importer pour créer une nouvelle IP AXI {Lab}

### 2ÈME JOUR

- Contrôleur DMA (DMAC) {Lab}
- DMA
  - Introduction et caractéristiques
  - Conception de bloc et interruptions
  - Lire et écrire
- Démarrage d'un Zynq
- Ressources mémoires du Zynq AP

- Introduction aux interruptions
- Atteindre les objectifs de performance
- Debug d'un Zynq AP {Lab}
- Présentation de l'architecture du processeur MicroBlaze
- Présentation de l'architecture Zynq UltraScale + MPSoC

### 3ÈME JOUR

- Vue d'ensemble du développement de logiciels intégrés
- Conduite de l'outil SDK {Lab}
- Débogueur système {Lab}
- Développement de plate-forme logicielle autonome {Lab}
- Système de fichiers mémoire (autonome) {Lab}
- À l'aide de Scripts de liaison {Lab}
- Interruptions: Considérations relatives au logiciel {Lab}

### 4ÈME JOUR

- Systèmes d'exploitation: Introduction et concepts
- Linux: une introduction de haut niveau
- Vue d'ensemble du développement d'applications logicielles Linux {Lab}
- Vue d'ensemble du démarrage {Lab}
- Profiling Overview {Lab}
- Comprendre les pilotes de périphériques
- Pilotes de périphériques personnalisés {Lab}

## MOYENS PÉDAGOGIQUES

- Présentiel
- Présentation par vidéo projecteur
- Fourniture d'un support de cours au format papier

## ENCADREMENT

- Formateur agréé XILINX : Ingénieur Electronique et Télécommunication ENSIL
  - Expert FPGA XILINX – Langage VHDL – DSP – Design RTL

## MODALITÉS DE SUIVI ET APPRÉCIATION DES RÉSULTATS

- Fiches de présence émargées
- Questionnaire d'appréciation
- Fiche d'évaluation portant sur :
  - Questionnaire technique
  - Résultat des Travaux pratiques
  - Validation des Objectifs
- Remise d'une attestation avec évaluation des acquis

## PUBLICS CONCERNÉS

- Techniciens et Ingénieurs en électronique numérique

## CONTACT

Tel : 05 62 13 52 32

Fax : 05 61 06 72 60

training@mvd-training.com