

# Conception avec les Transceivers séries Xilinx

2 jours - 14 heures

## OBJECTIFS

- Après avoir terminé cette formation, vous aurez les compétences nécessaires pour:
  - 1 - Décrire et utiliser les ports et les attributs des émetteurs-récepteurs série dans les FPGA UltraScale
  - 2 - Utiliser l'assistant Transceivers FPGA UltraScale pour créer des primitives GT dans une conception
  - 3 - Utiliser efficacement les fonctions de codages, pré-accentuation et égalisation linéaire des émetteurs-récepteurs Gigabit
  - 4 - Utiliser le design IBERT pour vérifier les liens des émetteurs-récepteurs sur du matériel réel
  - 5 - Accéder au matériel de référence et aux outils de débog pour vos designs

## PRÉREQUIS

- L'expérience Verilog ou VHDL
- La connaissance de base de l'architecture FPGA et des outils de mise en œuvre Xilinx est utile
- La familiarité avec les bases de base d'E / S série et les normes E / S en série haute vitesse est également utile

## PUBLICS CONCERNÉS

- Techniciens et Ingénieurs en électronique numérique
- Toutes nos formations étant données à distance, sont accessibles aux personnes à mobilité réduite.
- Notre partenaire AGEFIPH nous accompagne pour mettre en place les adaptations nécessaires liées à votre handicap.



## NOTES

- Date de version : 13/12/2021

## CHAPITRES

### JOUR 1

- Objectif 1
  - Transceivers UltraScale, UltraScale+, Zynq UltraScale+ : Vue d'ensemble {Lecture}
  - Transceivers UltraScale, UltraScale+, Zynq UltraScale+ : Horloge et Réinitialisation {Lecture}
- Objectif 2
  - Vue d'ensemble de l'Assistant Transceiver {Lecture, Lab}
  - Simulation de l'émetteur-récepteur {Lecture, Lab}
  - Mise en œuvre des émetteurs-récepteurs {Lecture, Lab}

### JOUR 2

- Objectif 3
  - Fonctionnalité générale de la couche PCS {Lecture}
  - Codage de couche PCS {Lecture, Lab}
- Objectif 4
  - Détails de la couche PMA {Lecture}
  - Optimisation de la couche PMA {Lecture, Lab}
- Objectif 5
  - Test et débogage de l'émetteur-récepteur {Lecture}
  - Considérations relatives à la conception de la carte transceiver {Lecture}
  - Exemples d'application transceiver {Lecture}

## MOYENS PÉDAGOGIQUES

- Formation Inter-entreprise en ligne:
  - Présentation par Webex de Cisco



- Fourniture de matériel de cours en format PDF
- Travaux pratiques sur PC à distance par RealVNC



## MODALITÉS DE SUIVI ET APPRÉCIATION DES RÉSULTATS

- Fiches de présence émargées
- Questionnaire d'appréciation
- Fiche d'évaluation portant sur :
  - Questionnaire technique
  - Résultat des Travaux pratiques
  - Validation des Objectifs
- Remise d'une attestation avec évaluation des acquis

## ENCADREMENT

- Formateur agréé XILINX : Ingénieur Electronique et Télécommunication ENSIL
  - Expert FPGA XILINX – Langage VHDL/Verilog – Design RTL
  - Expert SoC & MPSoC XILINX – Langage C/C++ – Design Systèmes
  - Expert DSP & RFSoc XILINX – HLS - Matlab - Design DSP RF
  - Expert ACAP XILINX – Engins AI – Architecte Système Hétérogènes

## PC RECOMMANDÉ

- Configuration logicielle :
  - WebEx Cisco
  - RealVNC Viewer
- Vivado Design Suite 2021.1
- Configuration matérielle :
  - Ordinateur récent (i5 ou i7)
  - OS Linux 64-bits (Windows 10 compatible)
  - Minimum 16Go de mémoire vive
  - Résolution d'affichage recommandée 1920x1080

## PARTENAIRES



## CONTACT

Administratif : +33 (0)6 30 94 50 17

Formateur : +33 (0)6 74 52 37 89

info@mvd-training.com

